



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05019294 A**(43) Date of publication of application: **29.01.93**

(51) Int. Cl.

G02F 1/136**G02F 1/13****G02F 1/133****G02F 1/1343****H01L 27/12****H01L 29/784**(21) Application number: **03170127**(22) Date of filing: **10.07.91**(71) Applicant: **SHARP CORP**(72) Inventor:
KANAMORI KEN
YAMAGUCHI YOSHIHISA
IRIE KATSUMI
MARUMOTO EIJI(54) **LINE DEFECT CORRECTING METHOD FOR
ACTIVE MATRIX DISPLAY DEVICE**

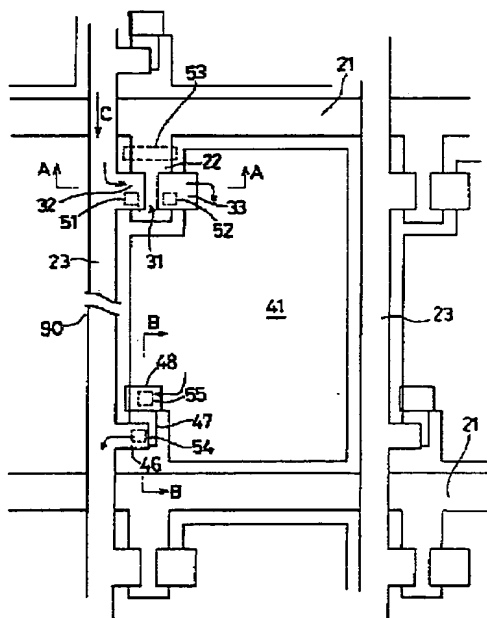
(57) Abstract:

PURPOSE: To correct the line defect caused by the disconnection of a signal line of an active matrix display device and to improve the yield of a product.

CONSTITUTION: The tip part of a gate bus branch line 22 protruded toward a picture element electrode 41 from a gate bus line 21 becomes a gate electrode of a TPT 31, and the TFT 31 is formed by superposing a source electrode 32 and a drain electrode 33 by placing a gate insulating film between them thereon. On the other hand, in a source bus line 23, a source bus line protruding part 46 is formed toward the picture element electrode 41, and a redundant structure is formed by inserting and holding the gate insulating film and superposing a first conductive body piece 47 and a second conductive body piece 48 thereon. When a line defect caused by disconnection is detected, the base end part of the gate bus branch line 22, the superposed part of the gate bus branch line 22, the source electrode 32 and the drain electrode, a superposed part of the source bus line protruding part 46 and a first conductive body piece 47, and a superposed of a first and a second conductive body pieces 47, 48 are irradiated with a laser light, and by

forming a bypass line on the side of a disconnection generated part, the line defect is obviated.

COPYRIGHT: (C)1993,JPO&Japio



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-19294

(43)公開日 平成5年(1993)1月29日

(51)IntCl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/13	1 0 1	8806-2K	
	1/133	5 5 0	7820-2K	
	1/1343		9018-2K	
			9056-4M	

H 0 1 L 29/ 78 3 1 1 A

審査請求 未請求 請求項の数 2(全 8 頁) 最終頁に続く

(21)出願番号 特願平3-170127

(22)出願日 平成3年(1991)7月10日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 金森 謙

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)発明者 山口 善久

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)発明者 入江 勝美

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(74)代理人 弁理士 山本 秀策

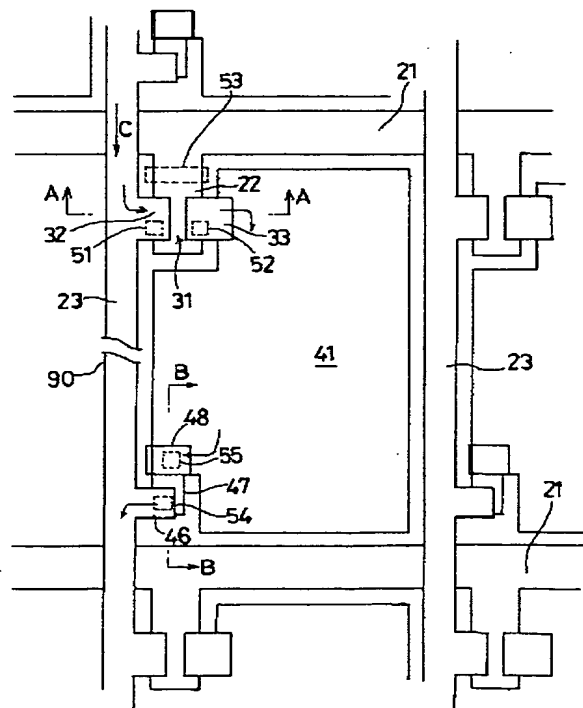
最終頁に続く

(54)【発明の名称】 アクティブマトリクス表示装置の線欠陥修正方法

(57)【要約】 (修正有)

【目的】 アクティブマトリクス表示装置の信号線の断線に起因する線欠陥を修正し、製品の歩留りを向上する。

【構成】 ゲートバスライン21から絵素電極41に向けて突出したゲートバス支線22の先端部をTFT31のゲート電極とし、この上にゲート絶縁膜を挟んでソース電極32とドレイン電極33を重畳してTFT31を形成する。一方、ソースバスライン23には絵素電極41に向けてソースバスライン突出部46を形成し、ゲート絶縁膜を挟んでこの上に第1導電体片47および第2導電体片48を重畳して冗長構造を形成する。断線に起因する線欠陥を検出すると、ゲートバス支線22の基端部、ゲートバス支線22とソース電極32およびドレイン電極との重畳部、ソースバスライン突出部46と第1導電体片47との重畳部、第1、第2導電体片47、48の重畳部にレーザー光を照射し、断線発生部の側方にバイパスラインを形成して線欠陥を解消する。



1

2

【特許請求の範囲】

【請求項1】絶縁性基板上に走査線および信号線を格子状に配線し、該走査線および信号線で囲まれた領域に絵素電極をそれぞれ配設すると共に、該走査線から該絵素電極に向けて突出形成された走査線支線の上又は下に該走査線、該信号線および該絵素電極にそれぞれ接続されたスイッチング素子を有するアクティブマトリクス基板であって、該スイッチング素子が該走査線支線とソース電極および該絵素電極とが絶縁膜を挟んで重畳された立体構造をとり、かつ該信号線から該絵素電極に向けて突出形成され、該絵素電極と電気的に非接触の信号線突出部と、一端部が絶縁膜を挟んで該信号線突出部に重畳された第1導電体片と、該第1導電体片の他端部に絶縁膜を挟んで重畳され、該絵素電極と電気的に接触し、該信号線突出部と電気的に非接触の第2導電体片とで形成される冗長構造を有するアクティブマトリクス基板を作製する工程と、

該アクティブマトリクス基板に対向電極が形成された対向電極側基板を貼り合わせ、両基板間に表示媒体を封入してアクティブマトリクス表示装置を作製する工程と、両基板を貼り合わせた状態の該信号線に信号電圧を印加して該スイッチング素子を駆動し、これにより該アクティブマトリクス表示装置を作動させて動作不良の信号線を光学的に検出する工程と、

検出工程で動作不良の信号線の断線が検出されると、断線部に最近接する該絵素電極を駆動する該スイッチング素子の該走査線支線とソース電極が重畳する領域、該走査線支線とドレイン電極が重畳する領域、該走査線支線の該走査線から分岐された部分、該信号線突出部と該第1導電体片との重畳部および該第1導電体片と該第2導電体片との重畳部に光エネルギーを照射する工程とを含むアクティブマトリクス表示装置の線欠陥修正方法。

【請求項2】絶縁性基板上に走査線および信号線を格子状に配線し、該走査線および信号線で囲まれた領域に絵素電極をそれぞれ配設すると共に、該走査線から該絵素電極に向けて突出形成された走査線支線の上又は下に該走査線、該信号線および該絵素電極にそれぞれ接続されたスイッチング素子を有するアクティブマトリクス基板であって、該スイッチング素子が該走査線支線とソース電極および該絵素電極とが絶縁膜を挟んで重畳された立体構造をとり、かつ該信号線から該絵素電極に向けて突出形成され、該絵素電極と電気的に非接触の信号線突出部と、該絵素電極に隣接する該走査線から該絵素電極に向けて突出形成され、絶縁膜を挟んで該信号線の下に重畳された走査線突出部と、該走査線突出部の先端に絶縁膜を挟んで重畳され、該絵素電極と電気的に接触し、該信号線突出部とは電気的に非接触の第1導電体片とで形成される冗長構造を有するアクティブマトリクス基板を作製する工程と、

該アクティブマトリクス基板に対向電極が形成された対

向電極側基板を貼り合わせ、両基板間に表示媒体を封入してアクティブマトリクス表示装置を作製する工程と、両基板を貼り合わせた状態の該信号線に信号電圧を印加して該スイッチング素子を駆動し、これにより該アクティブマトリクス表示装置を作動させて動作不良の信号線を光学的に検出する工程と、

検出工程で動作不良の該信号線の断線が検出されると、断線部に最近接する該絵素電極を駆動する該スイッチング素子の該走査線支線とソース電極が重畳する領域、該走査線支線とドレイン電極が重畳する領域、該走査線支線の該走査線から分岐された部分、該信号線突出部と該走査線突出部との重畳部および該第1導電体片と該走査線突出部との重畳部に光エネルギーを照射する工程とを含むアクティブマトリクス表示装置の線欠陥修正方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより表示を実行する表示装置の線欠陥修正方法に関し、より詳しくは絵素電極をマトリクス状に配列して高密度表示を行うアクティブマトリクス駆動方式の表示装置に生じる線欠陥を修正するアクティブマトリクス表示装置の線欠陥修正方法に関する。

【0002】

【従来の技術】従来より、液晶表示装置、EL表示装置、プラズマ表示装置等においては、マトリクス状に配設された絵素電極を選択駆動することにより、画面上に表示パターンが形成される。表示絵素の選択方式として、個々の独立した絵素電極を配設し、この絵素電極のそれぞれにスイッチング素子を接続して表示駆動するアクティブマトリクス駆動方式が知られている。絵素電極を選択駆動するスイッチング素子としては、TFT（薄膜トランジスタ）素子、MIM（金属-絶縁層-金属）素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に使用され、絵素電極とこれに対向する対向電極間に印加される電圧をスイッチング素子でスイッチングして、両電極間に介在させた液晶、EL発光層あるいはプラズマ発光体等の表示媒体を光学的に変調して、該光学的変調が表示パターンとして視認される。このような、アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

【0003】図6はアクティブマトリクス液晶表示装置の従来例を示しており、対向配置される一対の基板の内の一の方の基板上に、ゲートバスライン21、21…を横方向に配線し、これと直交する縦方向にソースバスライン23、23…を配線してなる。隣接するゲートバスライン21、21およびソースバスライン23、23で囲まれた矩形の各領域には、絵素電極41が配設される。

【0004】加えて、ゲートバスライン21から分岐(突出)したゲートバス支線22上には、スイッチング素子として機能するTFT31が形成されている。TFT31のドレイン電極33は絵素電極41に電氣的に接続され、ソース電極32はソースバスライン23に接続される。

【0005】

【発明が解決しようとする課題】) ところで、上記アクティブマトリクス表示装置において、ソースバスライン23が一方方向のみから各絵素電極41に駆動信号を伝達する信号伝達方式をとる場合に、ソースバスライン23の中途に断線が発生すると、断線部分の先端側に位置する絵素電極41には本来与えられるべき駆動信号が入力されず、結果的に表示上の線欠陥として認識されることになる。このような線欠陥は、表示装置の品位を著しく損い、製品歩留の観点から大きな問題になる。

【0006】該線欠陥は、スイッチング素子としてのTFT31が配設される基板の作製段階で発見されれば、レーザートリミング等で修正可能である。しかしながら、該基板の作製途中で膨大な数の絵素の中からかかる線欠陥を検出するのは極めて困難であり、製造時間や製造コストを考慮すると、量産レベルでは不可能といつてよい。

【0007】その一方、該基板に対向側基板を貼り合わせ、液晶を封入した段階でソースバスライン23に検査用の電気信号を加えて線欠陥を目視で検出する方法があり、この方法によれば線欠陥を容易に検出できる。しかるに、この方法によれば、線欠陥の修正が困難であるため、結局、線欠陥を検出した表示装置を破棄しなければならず、コストダウンを図る上でネックになっていた。

【0008】上記した理由により従来技術では、製品の歩留りの向上を図る上で大きな制約があったのが現状である。

【0009】本発明は、このような従来技術の欠点を解決するものであり、信号線の断線に起因する線欠陥を確実に修正でき、結果的に製品歩留りを格段に向上できるアクティブマトリクス表示装置の線欠陥修正方法を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明のアクティブマトリクス表示装置の線欠陥修正方法は、絶縁性基板上に走査線および信号線を格子状に配線し、該走査線および信号線で囲まれた領域に絵素電極をそれぞれ配設すると共に、該走査線から該絵素電極に向けて突出形成された走査線支線の上又は下に該走査線、該信号線および該絵素電極にそれぞれ接続されたスイッチング素子を有するアクティブマトリクス基板であって、該スイッチング素子が該走査線支線とソース電極および該絵素電極とが絶縁膜を挟んで重畳された立体構造をとり、かつ該信号線が

ら該絵素電極に向けて突出形成され、該絵素電極と電氣的に非接触の信号線突出部と、一端部が絶縁膜を挟んで該信号線突出部に重畳された第1導電体片と、該第1導電体片の他端部に絶縁膜を挟んで重畳され、該絵素電極と電氣的に接触し、該信号線突出部と電氣的に非接触の第2導電体片とで形成される冗長構造を有するアクティブマトリクス基板を作製する工程と、該アクティブマトリクス基板に対向電極が形成された対向電極側基板を貼り合わせ、両基板間に表示媒体を封入してアクティブマトリクス表示装置を作製する工程と、両基板を貼り合わせた状態の該信号線に信号電圧を印加して該スイッチング素子を駆動し、これにより該アクティブマトリクス表示装置を作動させて動作不良の信号線を光学的に検出する工程と、検出工程で動作不良の信号線の断線が検出されると、断線部に最近接する該絵素電極を駆動する該スイッチング素子の該走査線支線とソース電極が重畳する領域、該走査線支線とドレイン電極が重畳する領域、該走査線支線の該走査線から分岐された部分、該信号線突出部と該第1導電体片との重畳部および該第1導電体片と該第2導電体片との重畳部に光エネルギーを照射する工程とを含んでなり、そのことにより上記目的が達成される。

【0011】また、本発明のアクティブマトリクス表示装置の線欠陥修正方法は、絶縁性基板上に走査線および信号線を格子状に配線し、該走査線および信号線で囲まれた領域に絵素電極をそれぞれ配設すると共に、該走査線から該絵素電極に向けて突出形成された走査線支線の上又は下に該走査線、該信号線および該絵素電極にそれぞれ接続されたスイッチング素子を有するアクティブマトリクス基板であって、該スイッチング素子が該走査線支線とソース電極および該絵素電極とが絶縁膜を挟んで重畳された立体構造をとり、かつ該信号線から該絵素電極に向けて突出形成され、該絵素電極と電氣的に非接触の信号線突出部と、該絵素電極に隣接する該走査線から該絵素電極に向けて突出形成され、絶縁膜を挟んで該信号線の下に重畳された走査線突出部と、該走査線突出部の先端に絶縁膜を挟んで重畳され、該絵素電極と電氣的に接触し、該信号線突出部とは電氣的に非接触の第1導電体片とで形成される冗長構造を有するアクティブマトリクス基板を作製する工程と、該アクティブマトリクス基板に対向電極が形成された対向電極側基板を貼り合わせ、両基板間に表示媒体を封入してアクティブマトリクス表示装置を作製する工程と、両基板を貼り合わせた状態の該信号線に信号電圧を印加して該スイッチング素子を駆動し、これにより該アクティブマトリクス表示装置を作動させて動作不良の信号線を光学的に検出する工程と、検出工程で動作不良の該信号線の断線が検出されると、断線部に最近接する該絵素電極を駆動する該スイッチング素子の該走査線支線とソース電極が重畳する領域、該走査線支線とドレイン電極が重畳する領域、該走

査線支線の該走査線から分岐された部分、該信号線突出部と該走査線突出部との重畳部および該第1導電体片と該走査線突出部との重畳部に光エネルギーを照射する工程とを含んでなり、そのことにより上記目的が達成される。

【0012】

【作用】上記のようにして作製されるアクティブマトリクス表示装置における線欠陥の検出および修正方法を図1を参照しつつ以下に説明する。ゲートバスライン（走査線）21とソースバスライン（信号線）23をマトリクス状に配線し、両バスライン21、23で囲まれた領域に絵素電極41を配設したアクティブマトリクス表示装置において、ソースバスライン（信号線）23の中途に断線90が発生し、該ソースバスライン23には矢印C方向からソース信号が伝達されている状態を想定すると、断線90の信号伝達方向先端側に線欠陥が発生することになる。該線欠陥の検出は、液晶等の表示媒体をTFT31（スイッチング素子）が配設されたTFT側基板と対向電極が形成される対向電極側基板間に封入した状態で、TFT側基板に配線されるゲートバスライン（走査線）21およびソースバスライン23と、対向電極に適当な信号を印加して行われる。すなわち、該信号を印加すると、線欠陥に対応した表示状態が得られるので、これを目視すれば線欠陥を検出できる。

【0013】線欠陥を検出すると、図中51、52、53で示される領域および54、55で示される領域に光エネルギーの一例としてレーザー光を照射する。ここで、領域51はTFT31のソース電極32とゲートバス支線22（走査線支線）との重畳部に相当し、領域52は該ゲートバス支線22とTFT31のドレイン電極33との重畳部に相当する。また、領域53はゲートバス支線22のゲートバスライン21から分岐された部分、即ちゲートバス支線22の基端部に相当する。更に、領域54、55は冗長構造部に相当し、より具体的には、領域54は第1導電体片47とソースバスライン突出部（信号線突出部）46との重畳部に相当し、領域55は第1導電体片47と第2導電体片48との重畳部に相当する。

【0014】領域53へのレーザー光の照射によって、ゲートバス支線22が該照射部においてゲートバスライン21から切り離され、これによってTFT31のゲート電極が電氣的に浮いた状態になる。一方、領域51、52へのレーザー光の照射によって、小さなスポットで照射部分を撃ち抜くと、重畳部における絶縁膜が破壊され、撃ち抜かれた穴の周辺部を介して上下の導電体間が電氣的に接続される。すなわち、領域51、52へのレーザー光の照射によってゲートバス支線22とソース電極32が電氣的に接続され、ゲートバス支線22とドレイン電極33が電氣的に接続される。この結果、TFT31を通してソースバスライン23と絵素電極41が電

氣的に接続される。即ち、絵素電極41はソースバスライン23と短絡され、ソース信号と常に同電位になる。

【0015】この状態から領域54、55にレーザー光を照射すると、上記同様にしてソースバスライン突出部46と第1導電体47および第1導電体片47と第2導電体片48がそれぞれ接続される。従って、領域54、55へのレーザー光の照射によって、ソースバスライン23と絵素電極41が電氣的に接続される。

【0016】以上5箇所のレーザー光の照射により、ソースバスライン23を矢印C方向に伝達されるソース信号は、ソース電極32→TFT31のゲート電極→ドレイン電極→絵素電極41→第1導電体片47→第2導電体片48→ソースバスライン突出部46を経由してソースバスライン23の断線90を発生した部分の先端側に伝達される。この結果、断線90に起因する線欠陥が解消される。

【0017】上記のように、本発明では断線90の発生部側方にレーザー光等の照射により絵素電極41を利用したバイパスラインが形成可能になった冗長構造を設け、該バイパスラインを経由してソースバスライン23の断線90を生じた部分の先端側にソース信号を伝達して線欠陥を解消する修正原理をとる。

【0018】

【実施例】本発明の実施例について以下に説明する。

【0019】図1～図3は本実施例のアクティブマトリクス表示装置を示しており、この表示装置は、上下一対の透明絶縁性の基板間（図面ではTFT31が形成される基板1のみを表示してある）に液晶を封入してなる。基板1上には、走査線として機能する複数本のゲートバスライン21、21…および信号線として機能する複数本のソースバスライン23、…が縦横に配線され、両バスライン21、23で囲まれる矩形上の領域それぞれに絵素電極41がマトリクス状に配設される。ゲートバスライン21にはこれから絵素電極41側に向けて突出するゲートバス支線22が形成され、該ゲートバス支線22の先端寄りの部分にTFT31が形成される。ゲートバス支線22の先端部は該TFT31のゲート電極となる。該ゲート電極22にはTFT31のソース電極32およびドレイン電極33がゲート絶縁膜11（図2および図3参照）を挟んで重畳される。TFT31はスイッチング素子として機能し、絵素電極41に接続される。

【0020】また、ソースバスライン23のTFT31形成部から適長離隔した位置には、絵素電極41側に向けてソースバスライン突出部46が形成される。該ソースバスライン突出部46の先端部下方には、ゲート絶縁膜13を挟んで第1導電体片47の一端部が重畳される。該第導電体片47はソースバスライン23の配線方向に長い矩形状をなし、他端部上方には第2導電体片48がゲート絶縁膜12を挟んで重畳される。以上の構造により、この部分に冗長構造が形成される。

【0021】以下各部の詳細を制作手順に従って説明する。図2に示すように、まず基板1上にゲートバスライン21を作製する。この作製は、一般にTi、Al、Cr等の単層又は多層の金属をスパッタリング法により基板1上に堆積し、その後パターニングして作製される。この時、同時にゲートバス支線22および冗長構造部における第1導電体片47が作製される。本実施例では基板1としてガラス基板1を用いた。なお、図2および図3に示すように、ゲートバスライン21の下にベースコート膜として Ta_2O_5 等の絶縁膜10を形成することにしてもよい。

【0022】次いで、ゲートバスライン21（ゲートバス支線22を含む）上にゲート絶縁膜12を積層する。本実施例では、プラズマCVD法により SiN_x 膜を300nm堆積してゲート絶縁膜12とした。なお、ゲート絶縁膜12を形成する前に、ゲートバスライン21を陽極酸化して Ta_2O_5 からなる酸化膜11を形成してもよい。

【0023】次いで、プラズマCVD法により半導体層13およびエッチングストップ層15をゲート絶縁膜12の上に連続して形成する。半導体層13はアモルファスシリコン（a-Si）層で構成され、エッチングストップ層15は SiN_x 層で構成される。それぞれの膜厚は30nm、200nmとする。そして、エッチングストップ層15をパターニングすると、その後、リンを添加した n^+ 型a-Si層14（コンタクト層）をプラズマCVD法で80nmの厚みで積層する。この n^+ 型a-Si層14は半導体層13と、その後積層形成されるソース電極32又はドレイン電極33とのオーミックコンタクトを良好にするために形成される。

【0024】次いで、 n^+ 型a-Si層14をパターニングし、その後、ソース金属をスパッタリング法により積層する。ソース金属としては、一般に、Ti、Al、Mo、Cr等が用いられるが、本実施例ではTiを使用した。そして、Ti金属層をパターニングし、ソース電極32およびドレイン電極33を得る。これにより、図2にその構造を示すTFT31が作成される。この時、ソースバスライン23、ソースバスライン突出部46および第2導電体片48が同時に形成される。

【0025】次いで、絵素電極41となる透明導電性物質を積層する。本実施例では透明導電性物質として、ITO（Indium tin oxide）をスパッタリング法により積層し、これをパターニングして絵素電極41を得る。絵素電極41はドレイン電極33と導通状態にある。但し、図2では絵素電極41を省略してある。

【0026】絵素電極41を形成したガラス基板1上の全面には、 SiN_x からなる保護膜16が堆積される。該保護膜16は、絵素電極41の中央部で除去した窓あき形状にしてもよい。

【0027】以上のようにして作製されるアクティブマ

トリクス基板には、対向電極が形成された対向電極側基板が貼り合わされ、両基板間に絵素電極41に印加される駆動電圧に応答して光学的特性が変化する表示媒体としての液晶が封入される。この液晶分子を配向させるために保護膜16の上に配向膜が形成される。該配向膜は、ITOからなる対向電極の上にも形成される。以上のようにしてアクティブマトリクス表示装置が作製される。

【0028】次に、本実施例のアクティブマトリクス表示装置において断線90に起因する線欠陥が生じた場合の修正方法について説明する。まず、線欠陥の検出は、ゲートバスライン21およびソースバスライン23と、対向電極に適当な信号を印加して行われる。すなわち、該信号を印加すると、線欠陥に対応した表示状態が得られるので、これを目視すれば線欠陥を検出できる。

【0029】続いて、線欠陥を検出すると、まずゲートバス支線22上の領域53に光エネルギーの一例として、YAGレーザー光を照射する。この照射により、照射部のゲート導電体が四散し、ゲートバス支線22が照射部を境にしてゲートバスライン21から切り離される。これにより、ゲートバス支線22における照射部の先端側、すなわちTFT31がゲートバスライン21から電氣的に絶縁された状態になる。

【0030】レーザー光の照射は、TFT31側の基板1の裏側から行ってもよいし、対向側基板の表面側から行ってもよい。但し、本実施例では、対向側基板は遮光用の導電体で覆われレーザー光を直接照射することができないため、図2に白抜き矢符で示すように基板1の裏側から照射した。

【0031】次に、領域51、52に上記した方向と同方向からレーザー光を照射する。ここで、領域51はゲート電極22とTFT31のソース電極32との重畳部であり、領域52はゲート電極22とTFT31のドレイン電極33との重畳部である。領域51、52へのレーザー光の照射によって、小さなスポットで照射部分を撃ち抜くと、重畳部におけるゲート絶縁膜12が破壊され、撃ち抜かれた穴の周辺部を介して上下の導電体間が電氣的に接続される。すなわち、領域51、52へのレーザー光の照射によってゲートバス支線22とソース電極32が電氣的に接続され、ゲートバス支線22とドレイン電極33が電氣的に接続される。この結果、TFT31を通してソースバスライン23と絵素電極41が電氣的に接続される。即ち、絵素電極41はソースバスライン23と短絡され、ソース信号と常に同電位になる。

【0032】続いて、領域54、55にレーザー光を照射すると、上記同様にソースバスライン突出部46と第1導電体47および第1導電体片47と第2導電体片48がそれぞれ接続される。従って、領域54、55へのレーザー光の照射によって、ソースバスライン23と絵素電極41が電氣的に短絡される。

【0033】以上5箇所のレーザー光の照射により、ソースバスライン23を矢印C方向に伝達されるソース信号は、ソース電極32→TF T 3 1のゲート電極→ドレイン電極→絵素電極41→第1導電体片47→第2導電体片48→ソースバスライン突出部46を経由してソースバスライン23の断線90を発生した部分の先端側に伝達される。すなわち、上記の経路をたどるバイパスラインを通して先端側に伝達されるようになっている。この結果、断線90に起因する線欠陥が解消される。

【0034】なお、領域53へのレーザー光の照射はゲートバス支線22を切断するために行われ、その他の領域への照射は導電体を溶融するために行われるが、これはレーザー光の照射条件を適宜設定することにより達成される。また、レーザー光の照射順位については上記順番に限定されるものではない。

【0035】更には、重畳部分の接続抵抗は本発明者等の実験結果によれば、数百Ω以下であることが確認されており、この程度の抵抗であればバイパスラインとして利用するときも問題はない。

【0036】次に、図4に従い絵素電極41とソースバスライン23を上記のようにして短絡したときの、TF T 3 1の動作について説明する。図4において、 G_n はn番目のゲートバスライン21の信号（電圧信号）、 S_m はm番目のソースバスライン23の信号、 P_n, m はn番目のゲートバスライン21とm番目のソースバスライン23との交差部分に存在する絵素電極41に与えられる信号を模式的に示している。

【0037】図4(a)に示すように、ゲートバスライン21の信号の電位が V_{gh} （ハイレベル）の時にTF T 3 1が選択され、電位が V_{gl} （ローレベル）の時にTF T 3 1が非選択状態になる。図4(c)に示すように、TF T 3 1が選択されると、パルス状の信号 V_0 が絵素電極41に充電される。絵素電極41が正常に作動している時はこの信号を図5(a)に示される非選択時間 T_{off} の間保持し、次の選択時間 T_{on} の時に $-V_0$ の信号をソースバスライン23に書き込むことになる。

【0038】図4(b)に示す G_{n+1} は(n+1)番目のゲートバスライン21に与えられる信号を示しており、該信号 G_{n+1} はn番目のゲートバスライン21の選択時間 T_{on} が終了したときに選択状態が開始され、このときにソースバスライン21に $-V_1$ の信号を書き込むことになる（図4(c)参照）。図4(a)および(b)からわかるように、ゲートバスライン21へ入力される信号はライン番号と共に順次遅れて行き、次にn番目のゲートバスライン21に選択状態が循環してくるまで上記時間 T_{off} にわたって非選択状態が続く。この非選択状態においても、ソースバスライン21には各絵素電極41毎に書き込むべき信号が絶えず入力されている。

【0039】図4(d)に示すように、正常な絵素電極41は、ゲート信号 G_n が選択状態にあるときに、ソ-

スバスライン23から入力される信号 S_m に応じて絵素電極41に電荷が充電され、上記基板2側の対向電極3との間の電位差で液晶の分子配列が変わり、表示機能を果たしている。このときゲートバスライン21の非選択時間 T_{off} 内にソースバスライン23に入力されている信号 S_m は全く表示には寄与しない。

【0040】一方、前述のようにレーザー光の照射によって絵素電極41とソースバスライン23とが短絡されている状態では、ゲートバスライン21の選択・非選択にかかわらず、絵素電極41はソースバスライン23から入力された信号 S_m の全てに反応し、その電荷を充電・放電する。この際の信号を図4(e)に P'_n, m で示す。レーザー光の照射によって修正された絵素電極41には、非選択時間 T_{off} の間にソースバスライン23の信号 S_m がそのまま入力されるため、上記液晶に作用する電圧は印加された信号 S_m の実効値になる。このため、ソースバスライン23に与えられた信号 S_m が全て V_0 となるときの以外は、信号 P'_n, m の実効値が V_0 になることはあり得ないが、信号電圧 P'_n, m の実効値の電圧はm番目のソースバスライン23に接続される全ての絵素電極41の平均的な値になる。このことは、表示装置としてはm番目のソースバスライン23に沿って配列された各絵素電極41の平均的な明るさで点灯することを意味し、通常の表示状態においては各絵素電極41の明るさは表示品位をほとんど損なうことがない。従って、上記修正を施した絵素は、正常に作動しているわけではないが、欠陥としては極めて判別しにくい状態にある。

【0041】図5は本発明の他の実施例を示しており、この実施例では上記第1導電体片47に代えて隣接するゲートバスライン21から絵素電極41に向けて突出形成されたゲートバスライン突出部49をソースバスライン突出部46および導電体片48と重畳させて冗長構造を形成する構成をとる。

【0042】この実施例によれば上記実施例の効果に加えて以下の利点を有する。すなわち、この実施例によれば、ゲートバスライン21に陽極酸化膜を形成する段階で、ゲートバスライン突出部49をゲートバスライン21と電気的に接続してあれば、該ゲートバスライン突出部49にも陽極酸化膜を形成することができるので、これにより2層の絶縁膜を形成することができる。従って、絶縁性の向上が図れ、絶縁膜不良によりゲートバスライン突出部49と導電体片48およびゲートバスライン突出部49とソースバスライン突出部46が初めからリーク状態を生じる確率を格段に低減できる。それ故、アクティブマトリクス表示装置の歩留りの向上を図る上でより都合のよいものになる。

【0043】なお、この実施例における線欠陥の修正は、上記領域51、52、53、54、55に加えてゲートバスライン突出部49の基端部にもレーザー光を照

11

射して、該ゲートバスライン突出部49をゲートバスライン21から切り離す必要がある。照射方法については上記実施例と同様であるので説明は省略する。

【0044】図示する実施例の全容は以上の通りであるが、本発明は以下に説明する各種の変更が可能である。すなわち、表示装置の表示特性を向上するために付加容量を付設した表示装置が知られているが、このような付加容量を付設した表示装置についても本発明を同様に適用できる。

【0045】また、上記実施例では、絵素電極を駆動するスイッチング素子としてTFTを用いたが、これに限定されず、MIM素子、MOSトランジスタ素子、ダイオード或はバリスタを用いることもできる。また、TFTの構造についても上記実施例のものに限定されず、ソースバスラインを下面に配置し、ゲートバスラインを上面に配置した構造であってもよい。

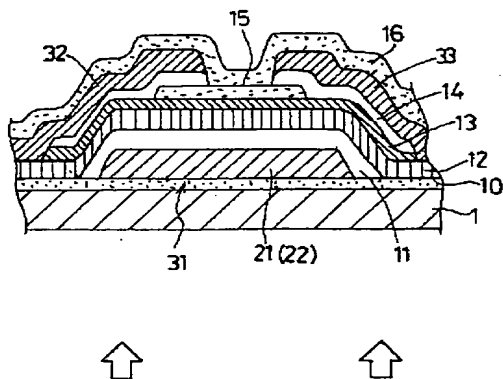
【0046】

【発明の効果】以上の本発明アクティブマトリクス表示装置の線欠陥修正方法によれば信号線の断線に起因する線欠陥を容易に検出できることはもちろんのこと、レーザー光等の光エネルギーの照射により、線欠陥を確実に修正することができる。従って、本発明によれば、アクティブマトリクス表示装置の歩留りを格段に向上でき、コストダウンの低減に大いに寄与できる。

【0047】また、特に請求項2記載のアクティブマトリクス表示装置の線欠陥修正方法によれば表示装置の歩留りを更に一層向上できる利点がある。

【図面の簡単な説明】

【図2】



12

【図1】本発明線欠陥修正方法が適用されるアクティブマトリクス表示装置の平面図。

【図2】図1のA-A線断面図。

【図3】図1のB-B線断面図。

【図4】ゲートバスライン、ソースバスラインおよび絵素電極に入力される信号を示すタイミングチャート。

【図5】本発明の他の実施例を示す平面図。

【図6】アクティブマトリクス表示の従来例を示す平面図。

10 【符号の説明】

1 TFTが配設される側の基板

12 ゲート絶縁膜

21 ゲートバスライン

22 ゲートバスライン

23 ソースバスライン

31...TFT

32...ソース電極

33...ドレイン電極

41...絵素電極

20 46...ソースバスライン突出部

47...第1導電体片

48...第2導電体片

49 ゲートバスライン突出部

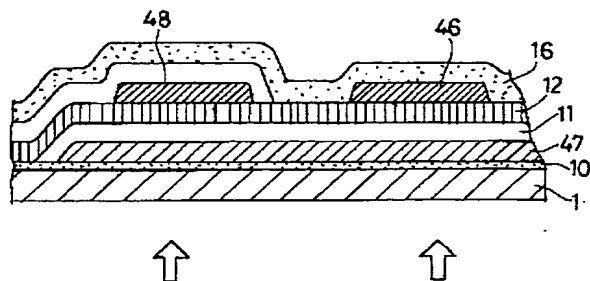
49 導電体片

51、52、53、54、55...レーザー光の照射領域

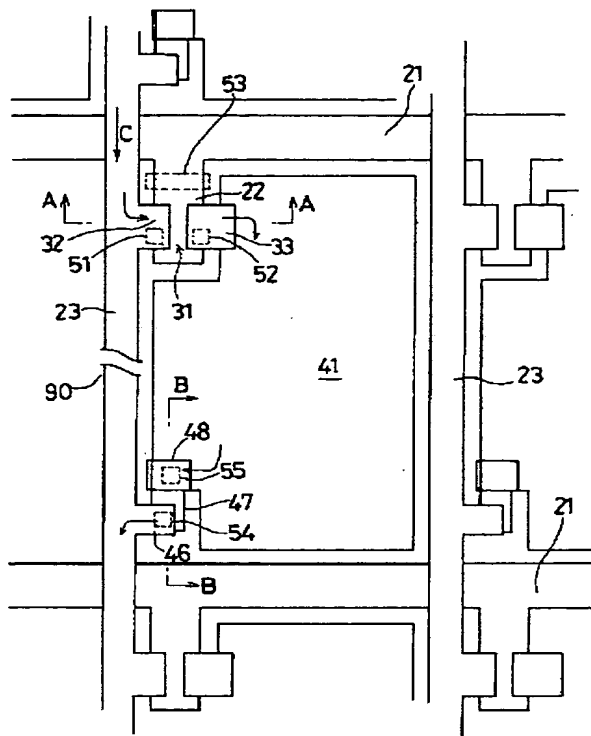
90 断線

C ソース信号の伝達方向

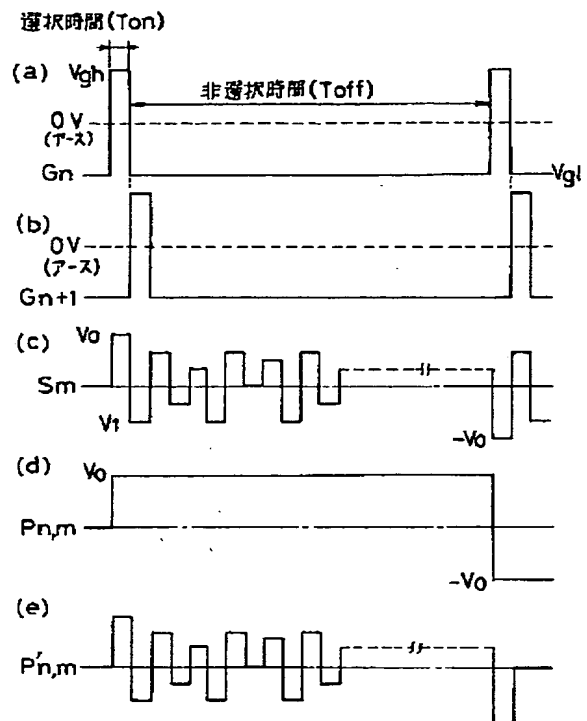
【図3】



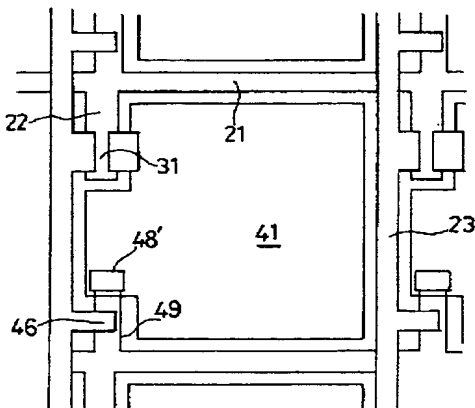
【図1】



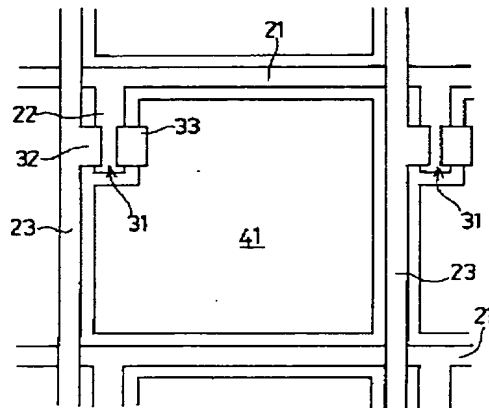
【図4】



【図5】



【図6】



フロントページの続き

(51) Int. Cl.⁵

H01L 27/12

29/784

識別記号 庁内整理番号

A 8728-4M

F I

技術表示箇所

(72)発明者 丸本 英治

大阪市阿倍野区長池町22番22号 シヤープ
株式会社内